

⑫ 特許公報 (B2) 昭59-47323

⑬ Int.Cl.³ 識別記号 庁内整理番号 ⑭ 公告 昭和59年(1984)11月19日
G 05 B 9/03 6846-5H
F 01 D 17/24 7049-3G 発明の数 1

(全5頁)

1

2

⑮ トラッキング装置

⑯ 特 願 昭52-132891

⑰ 出 願 昭52(1977)11月5日
(前置審査に係属中)

⑱ 公 開 昭54-67180

⑲ 昭54(1979)5月30日

⑳ 発 明 者 大藪 勲

神戸市兵庫区和田崎町1丁目1番
2号 三菱電機株式会社制御製作
所内

㉑ 出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2番
3号

㉒ 代 理 人 弁理士 大岩 増雄 外2名

㉓ 参考文献

実 開 昭50-54051 (JP, U)

㉔ 特許請求の範囲

1 クロックパルスを互いに独立してカウントし
得る2つのカウンタを備え、その一方のカウンタ
を制御用カウンタに他方のカウンタを補助用カウ
ンタにそれぞれ互いに切換え可能に構成したトラ
ッキング装置に於て、入力Aが存在する時は上記
2つのカウンタのうち一方に上記クロックパルス
の供給を可能にしてこの一方のカウンタを制御
用カウンタとして動作又はカウントダウン動作を
行わせる第1のゲート手段と、上記入力Aに代つ
て入力Bが存在する時は上記2つのカウンタのう
ちの他方に上記クロックパルスの供給を可能にし
てこの他方のカウンタを制御用カウンタとしてカ
ウントアップ動作又はカウントダウン動作を行わ
せる第2のゲート手段と、上記2つのカウンタの
カウント値を比較し、いずれのカウント値が大き
いかを示す比較出力信号を発生するコンパレータ
と、上記入力Aが存在する時にこのコンパレータ
の比較出力信号に応じて上記他方のカウンタに上

記クロックパルスの供給を可能にしてこの他方の
カウンタのカウント値を上記一方のカウンタのカ
ウント値に追従させる第3のゲート手段と、上記
入力信号Bの存在する時に上記コンパレータの比
較出力信号に応じて上記一方のカウンタに上記ク
ロックパルスの供給を可能にしてその一方のカウ
ンタのカウント値を他方のカウンタのカウント値
に追従させる第4のゲート手段と、上記クロック
パルスのレートの設定を可能にするクロックレー
ト設定器とを備えたトラッキング装置。

発明の詳細な説明

この発明は、たとえば蒸気タービンの蒸気流量
制御弁あるいは油圧弁などのような制御対象を制
御するためのトラッキング装置に関するものであ
る。

流量制御弁の開閉などの制御は、機械式の、ま
たはポテンシオメータを電動機で駆動する形式の
電動式の装置で行われているが、このような従来
の装置は、信頼性、制御対象側の事故に対する速
応性、あるいは故障に対処するための二重化シス
テムの構成などに関して多くの問題点を残してい
る。

この発明は、デジタル回路を用いることによ
つて、速応性の改善と、二重化システムによる信
頼性の向上とを達成し、より高度な制御が行われ
るようにしたトラッキング装置を提供することを
目的としている。

以下にこの発明の一実施例を図面について説明
する。第1図において符号1は正常時に使用され
るカウンタA、2はカウンタA1の故障時に切替
えて使用されるカウンタBであり、このカウンタ
B2は、カウンタA1が正常動作しているときは
常にこれと同一の値になるように追従している。
このカウンタA1とカウンタB2の値は、テイジ
タルコンパレータ3により比較される。一方、ク
ロックレート設定器4によつて設定されたクロツ
クレートで電圧-周波数変換器(以下「VCO」

という) 5から得られたクロックは、コンパレータ3における比較結果が $A > B$ のときにはカウンタB2のUP入力に、また $A < B$ のときにはカウンタB2のDOWN入力に供給される。この動作によつて、カウンタB2の値は常にカウンタA1の値に追従する。以上の説明は入力Aを活かしたときの動作についてなされているが、第1図からもわかるようにカウンタA1およびカウンタB2の構成は対称形であるので、入力Bを活かした場合には、カウンタB2が制御用、カウンタA1が補助用となつて、入力Aを利用した場合と全く同じ動作が得られる。

なお第1図において、符号21~24はANDゲート、31はNORゲート、32~35はANDゲート、36, 37はORゲート、41はNORゲート、42~45はANDゲート、46, 47はORゲート、51~53はクロックレートを設定するための電圧を選択するリレー接点、54~56はポテンシオメータ、57は基準電源を示す。

尚、ANDゲート21, 22, 32, 33及びORゲート31, 36, 37によつて第1のゲート手段が構成され、ANDゲート23, 24, 42, 43及びORゲート41, 46, 47によつて第2のゲート手段が構成され、ANDゲート44, 45によつて第3のゲート手段が構成され、ANDゲート34, 35によつて第4のゲート手段が構成されている。

カウンタA1を制御用とする場合には、入力Aを「H」レベルとしてANDゲート21, 22を開き、カウントUPまたはDOWNの指令信号を通過させる。この指令信号によつて、ANDゲート32または33が開かれ、VCO5から得られたクロックパルスがORゲート36または37を通り、ついでインタロック6を通つてカウンタA1のUP入力またはDOWN入力に入る。またANDゲート21または22のいずれか一方の出力にUPまたはDOWNの指令信号が現われていれば、NORゲート31の出力がANDゲート34および35を閉じるので、コンパレータ3からの追従信号が阻止され、カウンタA1がカウンタB2からの追従信号を受けないことにはない。

つぎにカウンタB2がカウンタA1に追従する動作を説明する。カウンタB2の値がカウンタ

A1の値よりも小さい場合 $A > B$ には、コンパレータ3の出力によつてANDゲート44が開(このとき入力Bは「L」レベルであるためNORゲート41の出力レベルは「H」)となり、VCO5の出力であるクロックパルスがORゲート46, インタロック7を通してカウンタB2のUP入力に入力される。逆にカウンタB2の値がカウンタA1の値よりも大きい場合 $A < B$ には、ANDゲート45が開かれ、クロックパルスはORゲート47, インタックロック7を通してカウンタB2のDOWN入力に入力される。また入力Aが活かされている状態では、この入力Aによつてドライバを介してリレーRyが動作し、その接点10は端子A側に保持される。したがつてカウンタA1の値は、D/A変換器8でアナログ信号に変換されたのち、負荷11に加えられる。一方、入力Bが活かされている状態では、リレーRyはその接点10を端子A側からB側に切替えるので、カウンタB2の値がD/A変換器9でアナログ信号に変換されたのちに負荷11に供給される。

カウンタA1がカウンタB2に追従する動作については、入力Bが活かされ、カウンタB2の値に応じてカウンタA1の値が変化する。

クロックレート設定器4は、基準電源57、ポテンシオメータ54~56および切替リレー51~53よりなつていて、VCO5に与えられる電圧を設定して、クロックレートを負荷11の特性に応じて調整するために使用される。また故障発生時などに負荷を急速に制御する必要が生じた場合には、高電圧(たとえば10V)をVCO5に供給して高周波のクロックパルスを発生させる。しかし通常運転時には、機械的ストレスを避けるために、比較的低い周波数のクロックパルスが用いられ、この場合にはポテンシオメータ54~56は低い電圧が取出されるように設定される。

インタロック回路6, 7は、ノイズまたは誤操作などによつてカウンタA1またはカウンタB2のUP入力およびDOWN入力の両方に同時に入力されるのを防止するために設けられたものである。

第2図は、第1図に示したVCO5の具体的な回路構成を示している。第2図において60は演算増幅器、61は入力抵抗、62はフィードバックコンデンサ、63, 64はダイオード、65,

66は抵抗、67はコンパレータである。このコンパレータ67はバイアスをもつコンパレータで、差動入力に設定電圧(たとえば1.5V)以上のときは出力「H」(たとえば3.3V)、1.5V以下のときは出力「L」0Vとなる。入力 $E_{IN} = 0$ のときa点は0Vであり、 E_{OUT} は「L」0Vとなつている。 $E_{IN} > 0$ になれば、 $R_1 C$ なる時定数でa点は負電圧になり、-1.5V以下になると、 E_{OUT} は「H」(3.3V)になる。これまでに要する時間を t_0 秒とすると次式が成立つ。

$$E_{IN} = \frac{t_0}{R_1 C} = 1.5$$

これにより

$$t_0 = \frac{1.5}{E_{IN}} \cdot R_1 C$$

つぎに E_{OUT} 「H」(3.3V)は演算増幅器60の(+)入力にかかり、 C_1 に充電されていた電荷を放電させる。この場合の放電は、演算増幅器60の出力インピーダンス R_0 、 C 、 D_1 で行われ、時定数は $R_0 C_1$ である。しかし演算増幅器60の(+)入力には E_{IN} が与えられているので、充電と放電とが競合し、 C への充電によつてa点が $3.3V - 1.5V = 1.8V$ 以上になると、コンパレータ67が反転し、 E_{OUT} は0Vとなる。これに要する時間を t_d とすると、

$$E_{OUT} \times \frac{t_d}{R_0 C} - E_{IN} \frac{t_d}{R_1 C} = 1.8 - (-1.5)$$

$$t_d = \frac{3.3}{\frac{E_{OUT}}{R_0 C} - \frac{t_d}{R_1 C}}$$

となる。

つぎに E_{OUT} が0Vとなつたために C の充電が始まり、充電はa点が-1.5Vになるまで続く。そして-1.5V以下になると E_{OUT} は「H」(3.3V)になる。これに要する時間を t_c とすると、

$$E_{IN} \times \frac{t_c}{R_1 C} = 1.8 - (-1.5)$$

$$t_c = \frac{3.3 R_1 C}{E_{IN}}$$

となる。

ゆえに発振周期 T は、

$$T = t_d + t_c$$

であるから、

$$T = \frac{3.3}{\frac{E_{OUT}}{R_0 C} - \frac{t_d}{R_1 C}} + \frac{3.3 R_1 C}{E_{IN}}$$

となる。

5 第3図は、第1図に示したD/A変換器8の具体的な回路構成を示す。第3図において符号71は適当な周波数(たとえば500kHz)のクロックパルスを発生するクロック発振器、72はクロックパルスをカウンタA1の値に比例した数だけ通過させる比例乗算器である。すなわちカウンタA1の複数の出力が全部「1」のときは500kHzの全パルスが比例乗算器72を通過し、出力が全部「0」のときは通過パルスはゼロになる。この比例乗算器72の出力パルスは、パルス/アナログ変換器73に入力され、アナログ信号に変換される。

15 パルス/アナログ変換器73は、微分回路81、NANDゲート82~85、インバータ86、87、FET88、89、ポテンシオメータ90、抵抗91、コンデンサ92、および演算増幅器93を有する。第3図の各部における信号のタイムチャートの一例を第4図に示す。信号①は500kHzのパルスの微分信号であり、この信号①がNANDゲート82、83に入力される。信号②は比例乗算器72の出力信号であり、カウンタA1の値に比例した周波数を有するパルス信号である。また信号③は、信号②の信号①に対する同期信号であり、信号②のパルスが到来すれば、信号①と同期して、NANDゲート84、85が構成しているフリップフロップを反転させ、信号⑤のレベルを「H」にする。つづけて信号②のパルスが到来すれば信号⑤は「H」のままである。この信号⑤によつてFET88がONとなり、基準電圧源からの電流がポテンシオメータ90および抵抗91を通してコンデンサ92に流れてこれに充電される。信号②のパルスが来なければ信号③は「H」のままであり、NANDゲート82の出力が「L」となり、信号④が「H」に、したがつて信号⑤はインバータ87で反転されて信号⑦を「H」とし、これによつて、FET89がONになつて、コンデンサ92に充電されていた電荷が抵抗91およびポテンシオメータ90を通して放電される。

したがつてコンデンサ92の電圧は、比例乗算

器72の出力に比例したアナログ信号となり、この信号を演算増幅器93から取出すことによつて、パルス/アナログの信号変換が行われることになる。この方式は、パルス信号によつてフリツプフロップを反転させ、各サイクルを「H」または「L」にする方式であるため、クロックパルスの周波数変動およびデューティサイクル変動の影響を受けないという利点を有する。

以上のようにこの発明によれば、2つのカウンタのいずれか一方を他方に対して希望する速度で追従させることができるので、外部指令によつて一方の系から他方の系に移行させることができ、この移行は、制御対象にショックを与えることなくスムーズに行われる。

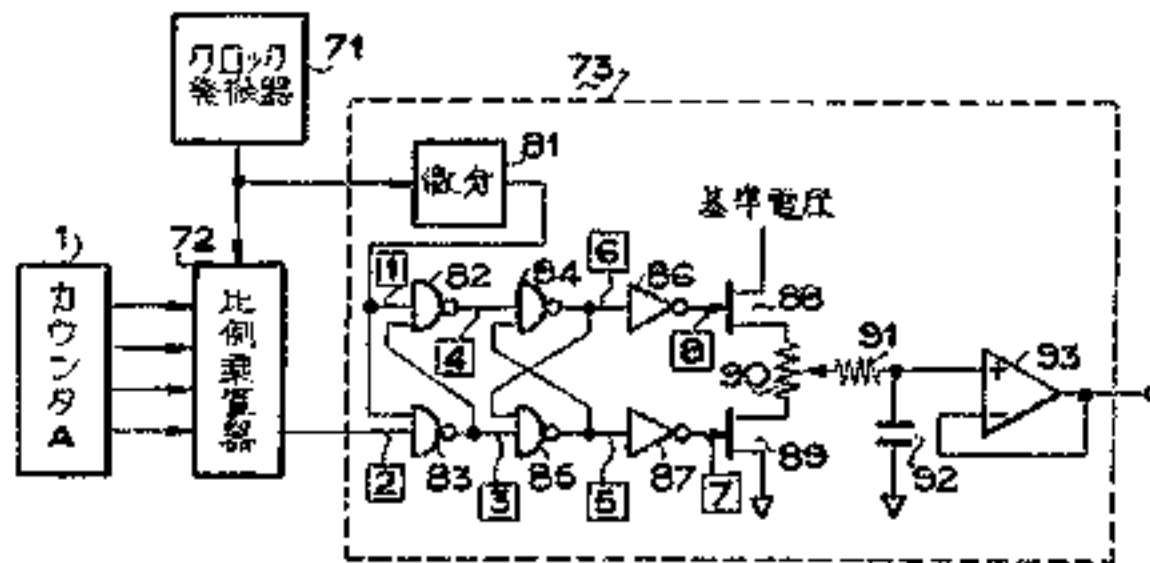
なお第1図に示した例では、クロックレート設

定器4およびVCO5はカウンタA1およびカウンタB2について共通としたが、両方の系について別個に設けてもよい。

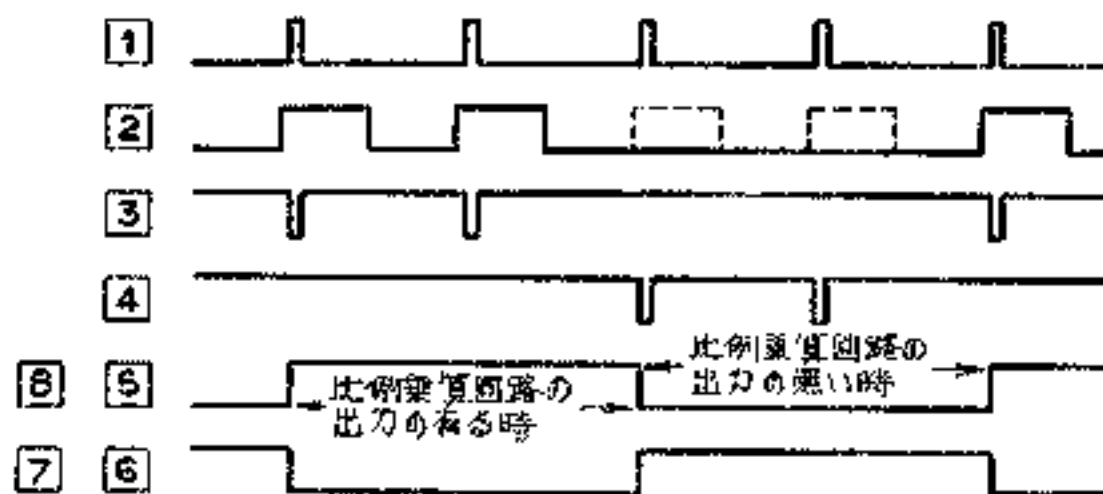
図面の簡単な説明

- 5 第1図はこの発明の一実施例によるトラッキング装置の構成を示すブロック図、第2図は第1図の装置に用いられる電圧-周波数変換回路の具体的な回路構成を示す回路図、第3図はD/A変換器の具体的な構成を示すブロック図、第4図は第3図の各部における信号のタイムチャートである。
- 10 1……カウンタA、2……カウンタB、3……コンパレータ、4……クロックレート設定器、5……電圧-周波数変換器、8、9……D/A変換器。

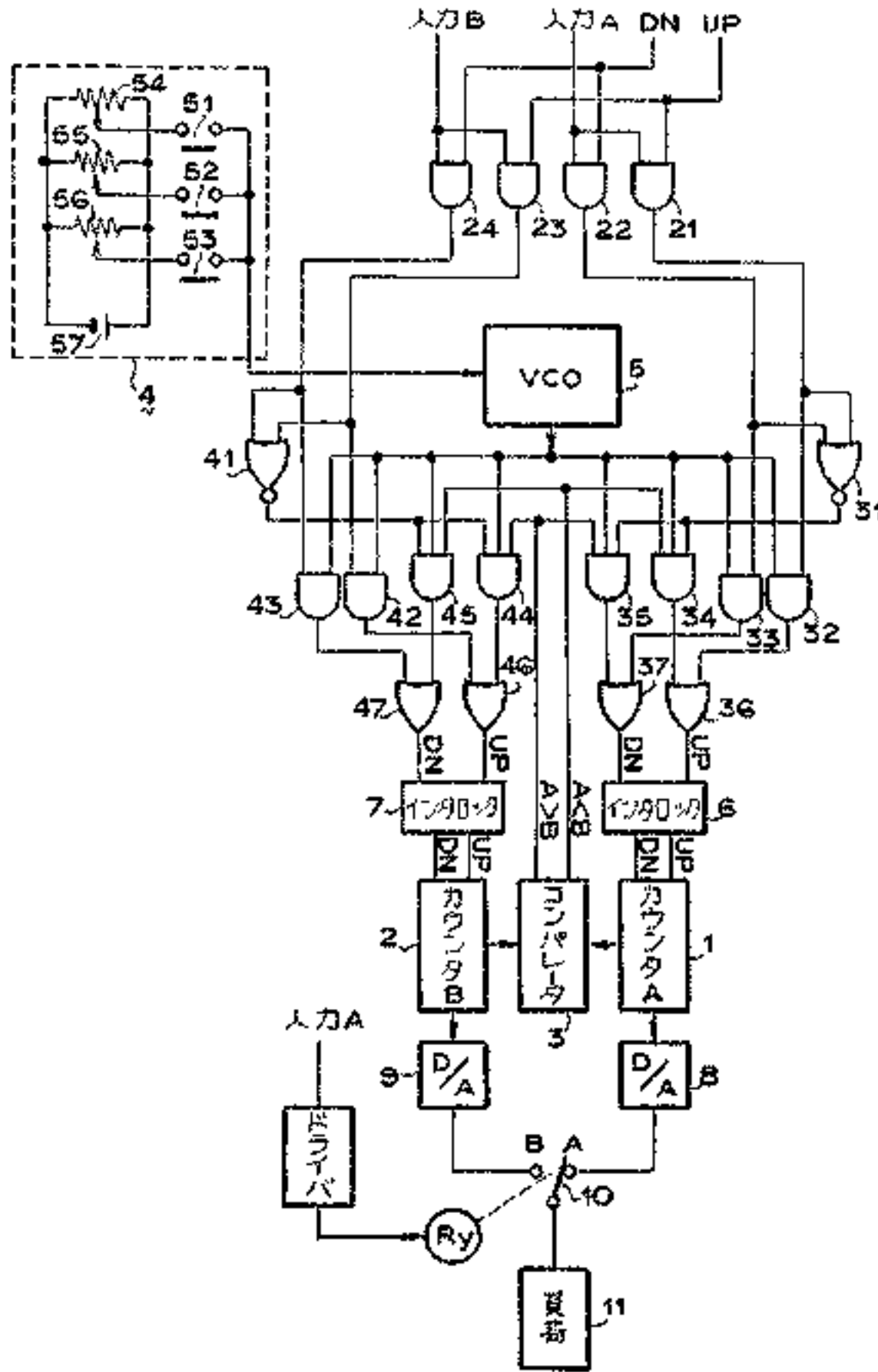
第3図



第4図



第1図



第2図

